

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 61-080922
 (43)Date of publication of application : 24.04.1986

(51)Int.Cl. H04B 9/00
 H01S 3/103

(21)Application number : 59-202053
 (22)Date of filing : 28.09.1984

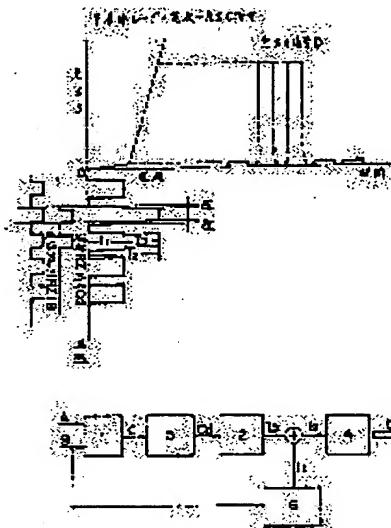
(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD
 (72)Inventor : TAMURA MITSUO
 ISHIKAWA SEIJI
 SONE KENRO

(54) SEMICONDUCTOR LASER DRIVING DEVICE

(57)Abstract:

PURPOSE: To realize a long life of a semiconductor laser and a low current consumption by providing an AC bias current driving circuit which starts to rise earlier by a time t_d than a rise of a delay RZ code, and starts to fall later by a time t_d than a fall of the delay RZ code.

CONSTITUTION: First of all, transmitting data A is converted to an RZ code C by an NRZ - RZ code converting circuit 1, delayed by a time t_d by a delaying circuit 5 and outputted as a delay RZ code Cd, impressed to a pulse current driving circuit 2, and a pulse current I_p is outputted. On the other hand, a transmitting clock B is impressed to an AC bias current driving circuit 6, too, and outputs an AC bias current I_1 which starts to rise earlier by t_d than a rise of the code Cd, and starts to fall later by t_d than a fall of the code Cd. Subsequently, a semiconductor laser driving current I_2 superposed the pulse current I_p on this current I_1 is impressed to a semiconductor laser 4, and an optical output signal D is emitted.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A) 昭61-80922

⑫ Int.CI. 1

H 04 B 9/00
H 01 S 3/103

識別記号

府内整理番号
B-6538-5K
7377-5F

⑬ 公開 昭和61年(1986)4月24日

審査請求 未請求 発明の数 2 (全6頁)

⑭ 発明の名称 半導体レーザ駆動装置

⑮ 特願 昭59-202053

⑯ 出願 昭59(1984)9月28日

⑰ 発明者 田村光夫 門真市大字門真1006番地 松下電器産業株式会社内
⑱ 発明者 石川清次 門真市大字門真1006番地 松下電器産業株式会社内
⑲ 発明者 曽根賢朗 門真市大字門真1006番地 松下電器産業株式会社内
⑳ 出願人 松下電器産業株式会社 門真市大字門真1006番地
㉑ 代理人 弁理士 星野恒司

明細書

1. 発明の名称 半導体レーザ駆動装置

2. 特許請求の範囲

(1) 送信データを送信クロックにより符号変換する符号変換回路と前記符号変換回路からの符号変換信号を遅延する遅延回路と前記遅延回路からの遅延符号変換信号により動作するパルス電流駆動回路と前記送信クロックに同期し前記遅延符号変換信号の立ち上がりより早く立ち上がり始め、かつ前記遅延符号変換信号の立ち下がりより遅く立ち下がり始める交流バイアス電流を発生する交流バイアス電流駆動回路とを備えたことを特徴とする半導体レーザ駆動装置。

(2) 送信データを遅延する遅延回路と前記遅延回路からの遅延送信データにより動作するパルス電流駆動回路と前記送信データに同期し、前記遅延送信データの立ち上がりより早く立ち上がり始めかつ前記遅延送信データの立ち下がりより遅く立ち下がり始める交流バイアス電流を発生する交

流バイアス電流駆動回路とを備えたことを特徴とする半導体レーザ駆動装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は光通信の光送信器に用いられる半導体レーザ駆動装置に関するものである。

(従来例の構成とその問題点)

近年、光ファイバを利用した光通信は、細径、軽量、可とう性、無誘導・無漏話、低損失、広帯域の特徴によって従来の電気ケーブルによる伝送方式にとって代わりつつある。その中で半導体レーザは、小型、高速変調特性、ファイバとの高結合効率と言う性質から光通信における発光素子として注目をあび、すでに実用段階に達しており、その半導体レーザを駆動させる半導体レーザ駆動装置が研究されて来た。

以下、図面を参照しながら、上述したような従来の直流バイアス電流型半導体レーザ駆動装置について説明を行なう。

第5図は、従来の半導体レーザ駆動装置の構成

特開昭61- 80922 (2)

図を示すものである。第5図において1はNRZ-RZ符号変換回路で送信データ(NRZ)Aを送信クロック(RZ)Bによってデューティ50%のRZ符号Cに変換する。2はパルス電流駆動回路でRZ符号Cによって変調されたパルス電流I_pを出力する。3は直流バイアス電流駆動回路で直流バイアス電流I_bを出力する。I_bは半導体レーザ駆動電流で直流バイアス電流I_bにパルス電流I_pが重畳されている。4は半導体レーザでDは半導体レーザ4からの光出力信号である。

以上のように構成された従来の直流バイアス電流型半導体レーザ駆動装置について以下その動作について説明する。

まず、送信データ(NRZ)AはNRZ-RZ符号変換回路1によって送信クロック(RZ)Bに同期したデューティ50%のRZ符号Cに変換される。次に、そのデューティ50%のRZ符号Cはパルス電流駆動回路2に加えられ、パルス電流駆動回路2からはRZ符号Cによって変調されたパルス電流I_pが出力される。一方、直流バイアス電流駆動回路3からは直

流バイアス電流I_bが出力され、これに先のパルス電流I_pが重畳され半導体レーザ駆動電流I_dとして半導体レーザ4に印加される。そして半導体レーザ4は、この半導体レーザ駆動電流I_dによって変調され光出力信号Dを放出する。送信データ(NRZ)A、送信クロック(RZ)B、パルス電流I_p、直流バイアス電流I_bと光出力信号Dの関係を第6図に示す。

しかしながら、上記のような構成では、送信データがない時や低レベルの時でも常に直流バイアス電流I_bを半導体レーザに印加しておかねばならず(半導体レーザに印加される平均電流による半導体レーザの寿命の問題)、半導体レーザ駆動装置の消費電流を低減できないという欠点を有していた。

(発明の目的)

本発明は上記欠点に鑑み半導体レーザに印加される平均電流を減少し半導体レーザの寿命を向上させ、かつ低消費電流の半導体レーザ駆動装置を提供するものである。

(発明の構成)

この目的を達成するために本発明の半導体レーザ駆動装置は、送信データを送信クロックにより符号変換する符号変換回路、符号変換回路からの符号変換信号または送信データを遅延する遅延回路、遅延回路からの遅延符号変換信号または遅延送信データにより動作するパルス電流駆動回路。前記送信データまたは前記送信クロックに同期し前記遅延符号変換信号または前記遅延送信データの立ち上がりより早く立ち上がり始めかつ前記遅延符号変換信号または前記遅延送信データの立ち下がりより遅く立ち下がり始める交流バイアス電流を発生する交流バイアス電流駆動回路から構成されており、この構成によって、バイアス電流を送信クロックまたは送信データに同期させた交流バイアス電流とし、かつ交流バイアス電流を遅延符号変換信号または遅延送信データより早く立ち上がり始めさせるとともに遅く立ち下がり始めさせることによって、半導体レーザからの光出力信号の立ち上がり、立ち下がり時間を劣化させることなく、バイアス電流の平均値を減少させることにより半導体レーザの寿命を向上させるとともに半導体レーザ駆動装置の低消費電流化が達成されることとなる。

(実施例の説明)

いか本発明の一実施例について、図面を参照しながら説明する。

第1図は本発明の第1の実施例における送信クロック同期交流バイアス電流型半導体レーザ駆動装置の構成図を示すものである。第1図において1はNRZ-RZ符号変換回路、2はパルス電流駆動回路、4は半導体レーザ、Aは送信データ(NRZ)、Bは送信クロック(RZ)、Cはデューティ50% RZ符号、I_pはパルス電流、Dは光出力信号で以上は第5図の構成と同じものである。5は遅延回路でRZ符号Cを時間t_dだけ遅延させ、遅延RZ符号C_dを出力する。6は交流バイアス電流駆動回路で送信クロックBに同期し(遅延RZ符号C_dよりt_dほど早く立ち上がり始め、t_dほど遅く立ち下がり始める)、交流バイアス電流I_aを出力する。I_aは半導体レーザ

特開昭61- 80922(3)

ザ駆動電流で送信クロックBに同期した交流バイアス電流 I_1 にパルス電流 I_p が重疊されている。

第2図は、送信クロック(RZ)B、遅延RZ符号Cd、パルス電流 I_p 、送信クロックに同期した交流バイアス電流 I_1 と光出力信号Dの関係を示したものである。

以上のように構成された第1の実施例の送信クロック同期交流バイアス電流型半導体レーザ駆動装置について以下その動作について説明する。

まず送信データ(NRZ)AはNRZ-RZ符号変換回路1によって送信クロック(RZ)Bに同期したデューティ50%のRZ符号Cに変換される。次に、このRZ符号Cは遅延回路5に入力され、時間 t_s ほど遅延された遅延RZ符号Cdとして出力され、遅延RZ符号Cdはパルス電流駆動回路2に印加され、パルス電流 I_p が出力される。一方、送信クロックBは、交流バイアス電流駆動回路6にも印加される。この交流バイアス電流駆動回路6は、第2図に示されるように、遅延RZ符号Cdの立ち上がりより t_s ほど早く立ち上がり始め、遅延RZ符号Cdの立ち下がり

より t_s ほど遅く立ち下がり始めるような交流バイアス電流 I_1 を出力する。そして、この交流バイアス電流 I_1 にパルス電流 I_p が第2図のように重疊された半導体レーザ駆動電流 I_d が半導体レーザ4に印加され、光出力信号Dが放出される。本実施例において半導体レーザ4として開値電流40mA、発光波長810nm、定格出力2.5mW(駆動電流55mA)の近赤外半導体レーザを用い、パルス電流 I_p として18mA、交流バイアス電流 I_1 として37mA(ピーク値)と設定し、20Mb/s NRZの送信データAを繰り返し周波数20MHzの送信クロックBによって20Mb/s RZ符号Cに変換し伝送実験を行なった。遅延回路6として高速TTLゲートの伝搬遅延時間を利用して、ゲートを2段接続し、遅延時間 t_s として8nsを得た。伝送実験の結果、従来の直流バイアス電流型のものに比べ、伝送特性の劣化もなく、半導体レーザに印加される平均電流は約12mA減少し、半導体レーザ駆動装置の消費電流も約8mA低減することができた。

以上のように本実施例によれば、送信クロック

に同期し遅延RZ符号の立ち上がりより遅延時間 t_s ほど早く立ち上がり始め、遅延RZ符号の立ち下がりより遅延時間 t_s ほど遅く立ち下がり始める交流バイアス電流を出力する交流バイアス電流駆動回路を設けることにより、発光遅れ時間の劣化、光出力信号の立ち上がり、立ち下がり時間の劣化、パルス幅の変化による伝送特性の劣化もなくバイアス電流の平均値を低減できるので、半導体レーザの寿命の向上と半導体レーザ駆動装置の低消費電流化をはかることができる。

以下、本発明の第2の実施例について、図面を参照しながら説明する。第3図は本発明の第2の実施例における送信データ同期交流バイアス電流型半導体レーザ駆動装置の構成図を示すものである。第3図において、2はパルス電流駆動回路、4は半導体レーザ、5は遅延回路、Aは送信データ(NRZ)、I_pはパルス電流、Dは光出力信号で以上は第1回の構成と同じものである。7は送信データAに同期して動作する交流バイアス電流駆動回路で、遅延送信データAdよりも早く立ち上がり

始め、 t_s ほど遅く立ち下がり始める交流バイアス電流 I_1 を出力する。

I_dは半導体レーザ駆動電流で送信データAに同期した交流バイアス電流 I_1 にパルス電流 I_p が重疊されている。第4図は送信データ(NRZ)A、遅延送信データ(NRZ)Ad、パルス電流 I_p 、送信データに同期した交流バイアス電流 I_1 と光出力信号Dの関係を示したものである。以上のように構成された第2の実施例送信データ同期交流バイアス電流型半導体レーザ駆動装置について以下その動作について説明する。

まず、送信データ(NRZ)Aは遅延回路5によって時間 t_s だけ遅延され、遅延送信データ(NRZ)Adがパルス電流駆動回路2に印加され、パルス電流 I_p が出力される。一方、送信データ(NRZ)Aは、交流バイアス電流駆動回路7にも印加される。この交流バイアス電流駆動回路7は、第4図に示されるように、遅延送信データ(NRZ)Adの立ち上がりより t_s 早く立ち上がり始め、遅延送信データ(NRZ)Adの立ち下がりより t_s 遅く立ち下がり始め

るような交流バイアス電流 I_b を出力する。そして、この交流バイアス電流 I_b にパルス電流 I_p が第4図のように重畠された半導体レーザ駆動電流 I_d が半導体レーザ4に印加され、光出力信号 D が放出される。本実施例において半導体レーザ4として閾値電流40mA、発光波長810nm、定格出力2.5mW(駆動電流55mA)の近赤外半導体レーザを用い、パルス電流 I_p として18mA、交流バイアス電流 I_b として37mA(ピーク値)と設定し、送信データ(NRZ)Aとして64kb/s NRZ擬似ランダムパターンの伝送実験を行なった。遅延回路5として高速TTLゲートの伝播遅延時間を利用し、遅延時間4nsを得た。伝送実験の結果、従来の直流バイアス電流型のものに比べ伝送特性の劣化もなく、半導体レーザに印加される平均電流は約12mA減少し、半導体レーザ駆動装置の消費電流も約7mA低減することができた。

以上のように本実施例によれば、送信データに同期し、遅延送信データの立ち上がりより遅延時間 t_d ほど早く立ち上がり始め、遅延送信データの

発生する交流バイアス電流駆動回路とで構成され、バイアス電流を送信クロックまたは送信データに同期させた交流バイアス電流とし、かつ交流バイアス電流を遅延符号変換信号または遅延送信データより早く立ち上がり始めさせるとともに遅く立ち下がり始めさせることによって、半導体レーザからの光出力信号の立ち上がり、立ち下がり時間を劣化させることなく、バイアス電流の平均値を減少させることにより半導体レーザの寿命を向上させるとともに半導体レーザ駆動装置の低消費電流化を行なうことができ、その実用的効果は大なるものである。

4. 図面の簡単な説明

第1図は第1の実施例の送信クロック同期交流バイアス電流型半導体レーザ駆動装置の構成図、第2図は送信クロック(RZ)B、遅延RZ符号Cd、パルス電流 I_p 、送信クロックに同期した交流バイアス電流 I_b と光出力信号 D の関係を示す図、第3図は第2の実施例の送信データ同期交流バイアス電流型半導体レーザ駆動装置の構成図、第4図は送

立ち下がりより遅延時間 t_d ほど早く立ち下がり始める交流バイアス電流を出力する交流バイアス電流駆動回路を設けることにより、高速の伝送レートにおいても発光遅れ時間、光出力信号の立ち上がり、立ち下がり時間の劣化、パルス幅の変化による伝送特性の劣化もなくバイアス電流の平均値を低減できるので半導体レーザの寿命の向上、半導体レーザ駆動装置の低消費電流化をはかることができる。

(発明の効果)

本発明の半導体レーザ駆動装置は、送信データを送信クロックにより符号変換する符号変換回路、符号変換回路からの符号変換信号または送信データを遅延する遅延回路、遅延回路からの遅延符号変換信号または遅延送信データにより動作するパルス電流駆動回路、送信データまたは送信クロックに同期し、遅延符号変換信号または遅延送信データの立ち上がりより早く立ち上がり始めかつ遅延符号変換信号または遅延送信データの立ち下がりより遅く立ち下がり始める交流バイアス電流を

送信データ(NRZ)A、遅延送信データ(NRZ)Ad、パルス電流 I_p 、送信データに同期した交流バイアス電流 I_b と光出力信号 D の関係を示す図である。第5図は従来の直流バイアス電流型半導体レーザ駆動装置の構成図、第6図は送信データ(NRZ)A、送信クロック(RZ)B、パルス電流 I_p 、直流バイアス電流 I_b と光出力信号 D の関係を示す図である。

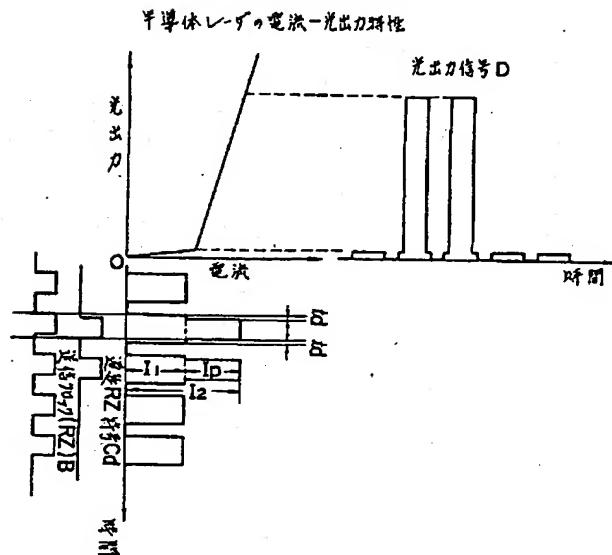
- 1 … 符号変換回路、2 … パルス電流駆動回路、5 … 遅延回路、6 … 送信クロックに同期して動作する交流バイアス電流駆動回路、7 … 送信データに同期して動作する交流バイアス電流駆動回路。

特許出願人 松下電器産業株式会社

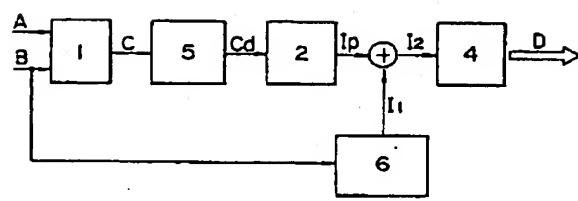
代理人 田野恒



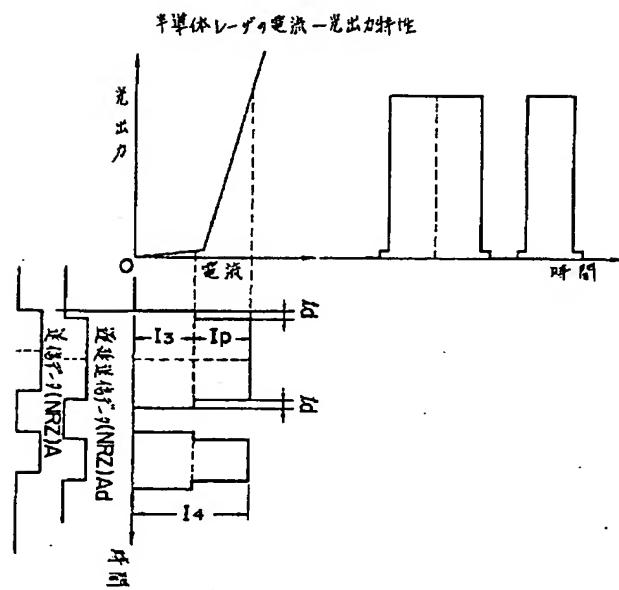
第 2 図



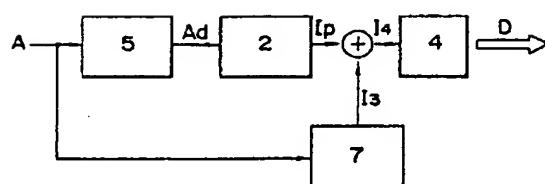
第 1 図



第 4 図



第 3 図



第 6 図

第 5 図

